



東北大学

平成27年2月23日

報道機関 各位

東北大学 電気通信研究所

**〈開催のご案内〉**

**「人間的判断の実現に向けた新概念脳型LSI創出事業」プロジェクト  
第2回国際シンポジウム開催**

東北大学電気通信研究所は、「人間的判断の実現に向けた新概念脳型LSI創出事業」プロジェクトの第2回国際シンポジウムを、3月2日（月）、3日（火）の2日間に渡り実施します。

本シンポジウムでは、平成26年度に新規に開始した上記のプロジェクト（概算要求）が初年度を終えたことに伴い、研究成果報告会が行われます。

また、脳型コンピューティングおよび半導体集積回路とその応用を専門とする国外の研究者による、最先端研究動向の講演も合わせて行われます。

多数ご来聴いただき、紙面・番組等でご紹介くださいますようお願い申し上げます。なお、上記シンポジウム及び取材申し込みの詳細については次項の連絡先までお問い合わせをお願いいたします。

記

1. 日 時：平成27年3月2日（月）10：00－17：00  
3日（火） 9：30－12：30
2. 場 所：東北大学 電気通信研究所 本館6F 大会議室（次項参照）  
仙台市青葉区片平2丁目1－1（東北大学 片平キャンパス内）  
TEL：022-217-5563
3. 対 象：以下の研究項目に興味がある研究者
  - ・脳型LSI コンピューティングおよびその基盤技術
  - ・マルチモーダル認識・学習技術
  - ・自律分散制御
4. 言 語：両日とも英語のみ
5. URL：http://www.ngc.riec.tohoku.ac.jp/BLPSymp2015/

\*事前申し込み不要。無料でご参加いただけます。

以上

〈連絡先〉

東北大学 電気通信研究所 ブレインウェア実験施設

教授 羽生 貴弘

TEL : 022-217-5552

E-Mail : blpsymp@ngc.riec.tohoku.ac.jp

【地図】

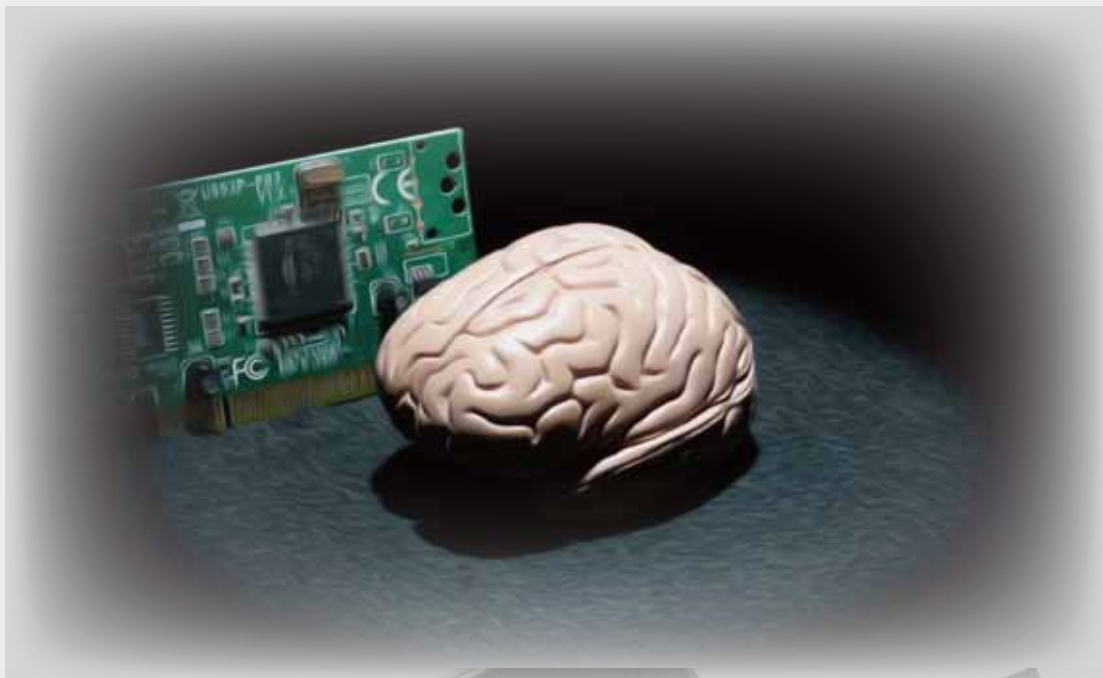
住所：仙台市青葉区片平2丁目1-1 東北大学片平キャンパス



# The 2nd International Symposium on Brainware LSI

March 2-3, 2015

[www.ngc.riec.tohoku.ac.jp/BLPSymp2015](http://www.ngc.riec.tohoku.ac.jp/BLPSymp2015)



## Program & Abstracts

Research Institute of Electrical Communication  
Tohoku University



TOHOKU  
UNIVERSITY



RIEC  
Research Institute of Electrical Communication

# The 2nd International Symposium on Brainware LSI

March 2-3, 2015

Conference Room, Main Building, RIEC, Tohoku University, Sendai, Japan

Sponsored by 2014 RIEC Collaboration Project Research (PJ#:H26/B09) "Brainware LSI International Joint Research"  
and Brainware LSI Project, RIEC, Tohoku University

## Tentative Program

----- March 2 (Monday) -----

09:30- Registration  
10:00-10:10 Opening remarks

### <Session 1: Recognition & Learning in Brainware LSI I>

10:10-10:40 *Computational Models of Human Visual Attention Driven by Auditory Cues*  
Akisato Kimura (Communication Science Laboratories, NTT Corporation, Japan)  
10:40-11:10 *Eye-Head Coordination During Viewing with Cognitive Tasks*  
York Fang (Tohoku University, Japan)  
11:10-11:40 *Algorithms and Architectures for Decoding Polar Codes*  
Warren J. Gross (McGill University, Canada)  
11:40-13:30 Lunch meeting

### <Session 2: Brainware LSI Technologies I >

13:30-14:00 *VLSI Design of Neural Network Model for Local Motion Detection in Motion Stereo Vision*  
Hisanao Akima (Tohoku University, Japan)  
14:00-14:30 *Scalable Communication Model for Configurable Hardware Architectures of Large-Scale Spiking Neural Networks*  
Mireya Zapata (Technical University of Catalunya, Spain)  
14:30-15:00 *Nonvolatile FPGA Platform for Brainware-LSI Emulation*  
Daisuke Suzuki (Tohoku University, Japan)  
15:00-15:20 Coffee break

### <Session 3: Brainware LSI Technologies II>

15:20-15:50 *An Integrated Reconfigurable Tri-mode DC-DC Converter for Brainware VLSI Power Management*  
Wai Tung Ng (University of Toronto, Canada)  
15:50-16:20 *Stochastic Computation for Brainware Massively Parallel Vision Chips*  
Naoya Onizawa (Tohoku University, Japan)  
16:20-16:50 *Toward Understanding the Interlimb Coordination Mechanism Underlying Legged Locomotion*  
Akio Ishiguro (Tohoku University, Japan)

----- March 3 (Tuesday) -----

### <Session 4: Recognition & Learning in Brainware LSI II >

09:30- 10:00 *The Effect of Utterance Movie of Irrelevant Speech on Serial Recall*  
Tomoko Ohtani (Tohoku University, Japan)  
10:00-10:30 *Reproducing Individual HRTFs with A Low Channel Count Microphone Array - Current State and Future Research*  
Matthias Blau (Jade University of Applied Sciences, Germany)  
10:30-10:50 Coffee break

### <Session 5: Brainware LSI Technologies III >

10:50-11:20 *Variability-Tolerant Convolutional Neural Network for Pattern Recognition Applications based on OxRAM Synapses*  
Daniele Garbin (CEA-LETI-MINATEC, France)  
11:20-11:50 *Removal of Local Minima from Back Propagation Learning in IDL Model*  
Yuta Horiuchi (Tohoku University, Japan)  
11:50-12:20 *Efficient Neural Computing using Cellular Array of Magneto-Metallic Neurons*  
Kaushik Roy (Purdue University, USA)  
12:20-12:30 Closing remarks